JTAG & ISP 二合一编程仿真器 使用说明书 V1.0



2006-12-12 第一版

第1页共24页

一、 简介

1、 产品概述

AVR JTAG & ISP是一款集成了AVR JTAG和AVR ISP的双功能多用途的仿真、编程一体机, 与AVR Studio(AVR Studio 4.09 或更高版本才能使用AVR JTAG & ISP)相结合,通过COM 或 USB 可以对所有带JTAG 接口的AVR 单片机进行在片调试(On-ChipDebugging)和编程,同时 支持AVR 全系列单片机的ISP程序下载。实现了JTAG ISP双功能单芯片的完美结合。

2、 产品特点

- ① JTAG 和 ISP 功能的完美单芯片解决方案,大幅降低 AVR 入门成本。
- ② JTAG 和 ISP 功能分别与 ATMEL AVR JTAGICE 和 ATMEL AVR ISP 完全兼容。
- ③ 彻底防错插功能,即插即用。
- ④ 目标自动识别,无需跳线或开关转换。
- ⑤ 自动实现系统重启,无需电源开关和复位键。
- ⑥ 实现与 AVR Studio 无缝连接,仿真、下载、编程同步实现。
- ⑦ 在片仿真芯片的数字和模拟功能,完全实现 AVR 单片机的所有的电性能。
- ⑧ 采用 USB 或 RS232 接口与 PC 连接,由 PC 进行编程和控制。
- ⑨ 多种供电方式选择,宽电压自适应 3.3~20V,目标板供电、USB 供电、电源供电。

⑩ 支持全系列 AVR 单片机的 ISP 下载和具有 JTAG 接口的在片仿真。支持列表如下: ISP 下载:

AT Tiny 系列:

ATtiny12、ATtiny13、ATtiny15、ATtiny22、ATtiny24、ATtiny26、ATtiny2313 AT90 系列:

AT90S1200、AT90S2313、AT90S/LS2323、AT90S/LS2343、AT90S/LS2333、 AT90S4414、AT90S/LS4433、AT90S/LS4434、AT90S8515、AT90S/LS8535

ATMega系列:

ATmega8、ATmega16、ATmega32、ATmega48、ATmega64、ATmega88、ATmega103、 ATmega128、ATmega161、ATmega162、ATmega163、ATmega165、ATmega169、 ATmega323、ATmega325、ATmega329、ATmega644、ATmega645、ATmega649、 ATmega2560、ATmega2561、ATmega3250、ATmega3290、ATmega6450、 ATmega6490、ATmega8515、ATmega8535、AT90CAN128、AT90PWM2、AT90PWM3

其他:

AT86RF401、AT89S51、AT89S52

JTAG仿真(具有JTAG 接口):

AT90CAN128、ATmega128、ATmega128L、ATmega16、ATmega162、 ATmega162V、ATmega165、ATmega165V、ATmega169、ATmega169V、 ATmega16L、ATmega32、ATmega323、ATmega323L、ATmega32L、 ATmega64、ATmega64L

3、 产品清单

1	AVR JTAG &	ISP 快速入门手册	1本
2	带有扁平连续	线的AVR JTAG & ISP	1台

3	USB 连接线	1条
4	9 脚的RS232 连接线	1条
5	直流 (DC) 电源电缆	1条
6	光盘	1张

4、 系统要求

PC 软硬件至少满足:

- Pentium (Pentium II 或以上)
- 64 MB RAM
- 100 MB 空余硬盘空间(用来来安装AVR Studio 4.XX)

• Windows 95, Windows 98, Windows NT4.0 或更高版本的Windows 操作系统如Windows 2000 或Windows XP

• 115200 波特率的RS-232 口(COM port), USB 接口(推荐)

• 9-15VDC. 9VAC 如果使用USB 可以不使用.

5、 关键术语

JTAG:

JTAG 接口是一个符合IEEE 1149.1 标准的4 线的测试存取端口控制器(Test Access Port (TAP) controller)。这个IEEE 标准制定了一套标准的方法,采用了边界扫描技术 (Boundary Scan),用于有效的对芯片进行测试。Atmel AVR 芯片扩展了这项功能,使其能 完全支持编程下载和片上调试功能。AVR JTAG & ISP 使用标准的JTAG 接口,使用户可以对 目标系统上运行的单片机进行实时的仿真。(AVR On-Chip Debug (AVROCD))协议能够 让用户对AVR 单片机的内部资源进行全部的控制。与传统仿真器相比,AVR JTAG & ISP 的 花费很小,但却能实现更准确的仿真。

二、产品使用说明

1、 安装 USB 驱动程序 (如果你使用串口,你无需安装本驱动)

安装前准备:

请购买硬件,即本二合一编程与仿真器,支持串口和 USB

获得软件,你可以从光盘中得到,也可以从以下地址下载,文件名为PHYSICO AVR JTAG.rar压缩文件。http://www.avrvi.com/down.php?file=product/PHYSICO AVR JTAG.rar

把软件解压到一个文件夹下,我这里解压为D盘根目录。

开始安装:

安装前将编程仿真线通过 USB 口与电脑连接起来,打开开关,发现黄绿灯闪烁,表明 编程器已经运行,这时,电脑上显示发现新硬件。按照以下图片所示的步骤即可完成安装。 注意:需要安装两个驱动文件,第一个安装完成,自动弹出第二个文件的安装。

编程仿真器安装一:发现新硬件,运行新硬件向导。



找到新的硬件向导
安装硬件设备驱动程序 设备驱动程序是可使硬件设备与操作系统工作的软件程序。
该向导将完成这个设备的安装:
PHYSICO AVR JTAG _STK500
设备驱动程序指一份可以使硬件设备工作的软件程序。Windows 需要您的新设 备的驱动程序文件。欲找到驱动程序文件的位置并完成安装, 请单击 "下一 步"。
您期望向导做什么?
● 搜索适于我的设备的驱动程序(推荐)(S)。
○ 显示已知设备驱动程序的列表,从中选择特定驱动程序 @)。
<上一步(B) 下一步(D) 》 取消

编程仿真器安装二:指定一个位置



编程仿真器安装三:选择对应目录下的 FTDIBUS.INF

找到新的硬件向	t 合					
找到驱动程 / 您想让,	序文件 Yindows 在什么地:	方寻找驱动程序文件	# ?			
مار يم خر يارد	查找文件					<u>? ×</u>
找到新的	查找范围(I):	🔁 PHYSICO AVR	JTAG&STK500	•	(† 🖻 🖆 🗐	
<u></u>	历史 原型 東面 我的文档 天的电脑	FTDIBUS.INF	-			
		, 文件名 (M):	FTDIBUS. INF		_	打开 (0)
		文件类型 (I):	安裝信息 (*.inf)		V	取消

编程仿真器安装四:自动查找第二个文件,选择 ftser2k.sys

	查找文件
	查找范围(L): 🔁 _PHYSICO AVR JTAG&STK500 🗾 🗧 🖆 🖽 🕶
发現新硬件	历史 夏面 変的文档 更加 我的文档
PHYSICO AVR JTAG&STK500	文件名 @): <u>Etser2k.sys</u> ▼
○ ご 正在安装	MLE的店 文件类型 ①: ftser2k.sys;ftser2k.sy_
所需文件	×
需要 PHYSICO AVR JTAG <u>S</u> TK50 的文件 ′ftser2k.sys'。	10 Drivers Disk上确定 取消
输入文件所在的路径,然后单	·击"确定"。
文件复制来源 (C):	
D:_PHYSICO AVR JTAG&STK5	○○浏览 (2)

安装完成后可以在设备管理器[进入方法:右键我的电脑>管理>设备管理器]中看到刚才 安装的新硬件如下图。

编程仿真器安装完成



驱动程序详细说明:安装完成后你可以看到这些文件。



2、 接口及指示说明

JTAG 接口:

тск		1	2	
TDO	\square	3	4	VTref
TMS	\frown	5	6	
Vsupp	ly 🗁	7	8	
TDI	\square	9	10	

ISP 接口:

	1 2	
MOSI		VTG
NC	••	GND
RST	••	GND
SCK	••	GND
MISO	••	GND
IS	9 10p	oin

指示灯示意图如下:



1: 忙指示: 数据读写时会不断闪动

2: JTAG 与 STK500(ISP) 指示:亮表示 JTAG,灭表示 STK500(ISP)

3: 电源指示灯: 接通电源时亮, 否则灭

几种常见状态:

- 一、接通电源,不插目标板: 1和2闪,3亮,属于等待状态。
- 二、插到 JTAG 上: 1、2、3 都亮, JTAG 正常状态。
- 三、插到 ISP 上: 1、2 灭, 3 亮, ISP 正常状态。
- 四、JTAG 编程时:1闪动,2和3亮,JTAG 忙碌状态。
- 五、ISP 编程时: 1闪动, 2灭, 3亮, ISP 忙碌状态。
- 六、未接电时: 1、2、3 都灭, 电源指示不正常, 非工作状态。
- 七、插拔时,2和3来回闪动。

3、 使用 JTAG 仿真功能

AVR jtag 在线仿真调试

第一部:硬件连接。

将接口连接到 AVR 对应的 JTAG 编程口上, JTAG 口的接线图参考本手册第二部分。 第二步: 使用 AVRstudio 打开*.cof 文件

如果你没有自己写AVR程序,你可以使用本站的新手入门第一个程序。<u>AVR_first</u>,实现 红绿灯不断闪烁的例子。

程序启动时候的样子如下图:

7.0	Madobe Photoshop 7.0 Adobe ImageReady 7.0	•
	🔚 🔚 Atmel AVR Tools	🕨 🐲 AVR Studio 4
设定程序访问和默认值 WinRAR	 Microsoft Developer Network Microsoft Visual Basic 6.0 中文版 Microsoft Visual SourceSafe Microsoft Web Publishing 	AVR Tools Help Plug-in Manager
夏 📠 程序(P)	National Instruments National Instruments LabVIEW 8.2	
😽 🔷 文档(1)	•	

程序启动界面:



打开 main.cof 文件

Welco	me to AVR Stud	lio 4 Ke Ne	w Project		Open	ן	-	1
O	pen Project File	or Object File					<u>?</u> ×	¢
	查找范围(<u>I</u>):	avr_first			• + 1	1 📩 🖽	•	
-	历史 夏面 我的文档	a main.dbg a main.hex	ı					
= ∨e	我的电脑 通過 网上邻居	文件名 @): 文件类型 @):	main.cof Project Fil	es, Object I	/iles (*.ap:	▼ s, *.] ▼	打开 (0) 取消	

工程文件存为 main_cof.aps 方便下次打开

Save AVR Studio	Project File				<u>? ×</u>
保存在 (I):	🔁 avr_first		• + 0	-11 👈 🖬	
) 历史 【 【 桌面					
我的文档					
	文件名 (M):	main_cof. aps		· (保存(2)
	保存类型 (<u>T</u>):	AVR Studio Project Fil	les *. aps	•	取消
AVR Studio will debugging, AVR file project. I the same place	create a proj Studio's proje f the original as the object	ect for debugging this o ct file should be locate source is not available file	bject file. I d at the root , you can sav	o ensure opt of the orig the projec	imal inal source t file at

选择相关硬件配置

JTAGICE mkll ICE 40 ICE 50 JTAG ICE AVH Simulator ICE 200 JTAG ICE ATmega163 ATmega163 ATmega323 ATmega64 ATmega64 ATmega64 ATmega64 ATmega64 ATmega64 ATmega64	Debug platform:	Device:	
	JTAGICE mkli ICE 40 ICE 50 JTAG ICE AVR Simulator ICE 200	AT90CAN128 ATmega128 ATmega162 ATmega169 ATmega169 ATmega323 ATmega64 AT86RF401 AT89S51 AT89S52	
Por COM3 COm Den platform options	Por EOMS -	Open platform options	

(端口的选择参见下图) 使用 JTAG&SIP 默认会是 COM3。

端口的选择(说明:这个画面可以在:右击我的电脑>--管理>--设备管理器里面找到。)

Debug platform:	Device:	
JTAGICE mkll ICE 40 ICE 50 JTAG ICE AVR Simulator ICE 200	AT90CAN128 ATmega128 ATmega16 ATmega162 ATmega169 ATmega323 ATmega323 ATmega64 AT86RF401 AT89S51 AT89S52	
Ver 4.12.460	Open platform options Next >> Finish Cancel	Help

端口频率设置 (保持默认即可)

Connection	Debug	Breakpoints	Status		
JTAG Port					
JTAG port fre	quency: 🔼	0 kHz			
For safe conr port frequenc	nection betwe y must be equ	en the JTAG IC ual to or less tha	E and the tary in 1/4 of the t	get device, tł arget device	ne JTAG frequency.
Target de	vice is part of	a JTAG daisy (chain		
Devices befo	re: 0	Instruction	n bits before:	0	
Devices after	: 0	- Instruction 保持默	n bits after: 认即可,	0 也可以	
COM Port-		设直更	史高频率		
Baud rate:	19200 (defaul	t) 💌			

运行程序 直接运行你可以看到红绿灯闪动的效果。{点击看大图}



你还可以通过Debug里面的命令进行在线调试。好了,现在你已经进入AVR的精彩世界了。如果你在使用中遇到任何问题,欢迎在论坛上发帖参与讨论。

三、调试命令的使用

调试快捷键,具体可以通过 DEBUG 菜单项查看,按照相应的指令就可以进行调试操作了。



观察窗口的说明:使用以下窗口可以即时查看寄存器,变量,以及数据地址的值,更多内容大家自己摸索吧。

Vent	for (1=20)	1.1.0.1)		X	
Susk Montor Susk Montor Susk Montor Out Convention Dout Convent Dout Convent Dout Convent Do	for (j=2 for (j=2 for (j=2 j)) void main(v (uint6 510 init_dew //形形思) PORTA = 0 DOCODO	100:j>0.j) (00:j>0:j) R00= 0:00 R00= 0:00 R00	0 P01+ 0x04 P02 0 P04+ 0x06 P05 0 P07+ 0x06 P05 0 P17+ 0x06 P14 0 F15-0x06 P14 1 F15+ 0x06 P20 0 P22+ 0x00 P25 0 P25-0x00 P25 0 P28+ 0x49 P29 1 P31+ 0x00	- 0x00 0x00 - 0x00 - 0x00	
R PORTC	Memory	× Watch	Value -	True	4
H TIMER_COUNTER_0	000000 CC 94 31 00 FT FT 000003 FT FT FT FT FT FT		6 101	Unsi	
B O TIMER_COUNTER 2	000006 77 77 77 77 77 77 77				
UO Veen Darlo Project	000000 77 77 77 77 77 77				
aça aça	000012 FF FT FT FT FT FT				
Loaded plugin 51k500	000015 FF FF 0C 94 FC 01	.et.	1. 1.1		
oaded partner: CIProgram PressAmeria oaded objectfile: DiL真面Lavv程序设计I	BEN 000018 3F 02 FF FF FF FF	» «невн	Witch 1 Shitel 2	Amitch 9 Amitch	1
			A	VK与属权	仪者
			w	ww.avrvi.	com

4、 使用 ISP 下载功能

STK500 JTAG 下载烧录快速入门

导读:本文介绍 AVR 官方唯一推荐的下载方法: STK500。也介绍了 AVR Studio 同时 支持的 JTAG 下载,如果要仿真的话,还是少不了 JTAG,所以 JTAG 下载也很常用。并口 下载由于速度很慢,AVR Studio 也不支持并口下载,(仅能使用第三方的软件下载)故我们 不推荐使用。我们的感觉:用过 STK500 下载后,就不会再使用并口下载了。感觉是两种 完全不同档次的方式,不过并口下载成本要低很多。

如果你没有配置好开发环境,请看ICC avr + AVRstudio 开发环境的配置。

请确保你已经了解AVR Studio: <u>AVR Studio 快速入门</u>。

一: STK500 下载

支持的芯片:支持全系列的 AVR 芯片。并且,支持未来的 AVR 新芯片。实际生产过程中,很多情况下是不留 JTAG 电路的,因为 JTAG 电路要占用 IO 口,并且并不是所有的芯 片都支持 JTAG 下载,所以使用 STK500 下载很重要。 操作方法:打开 AVR Studio 软件,按下图操作。

ł	AVBS (udio											
Ē	<u>F</u> ile	<u>P</u> roject	<u>V</u> iew	Tool	s <u>D</u> ebug	Help							
	🗅 🖻		5 %		<u>A</u> VR Prog			ł,	Ē	M /	6 %	*	X
I	<u>8</u> . 00		II I		ICE50 <u>V</u> pgr	rade		.e	<u>u</u> 1		is ave	-	Y.
	 Workspa	re			ICE50 <u>S</u> elf	ftest							_
Г					JTAGICE ml	cII Upgrade.		1					
l					<u>C</u> ustomize.								
l					<u>O</u> ptions								
l					Show Key-s	assignments							
l					<u>P</u> lugin Mar	nager							
l				AVB	Program AV	/R	•	Con	Con	nect			
l				_				RVB	Auto	o Conne	ect	-1	
l								***	Writ	te Fla:	sh	-1	
l								$\mathbb{A}_{\mathbb{F}_{2}}^{2}$	Writ	te EEPI	ROM	-1	
								$\overset{\nabla}{\stackrel{2}{\vdash}}^2$	Read	ł EEPRO	MC	- 1	
								AUTO	Star	rt Auto	0		
								\square					

Connect 与 Auto Connect 的区别,是每次都会提示选择的设备名称与连接端口。 Auto Conect 会自动使用上一次的设置,提高操作效率。 使用 Connect 会弹出如下的界面:

Select AVR Programmer		×
Platfor <u>STK500 or AVRISP</u> JTAG ICE JTAGICE mkII AVRISP mkII	Port Auto COM1 COM2 COM3 COM4 COM5	Connect
Tip: To auto-connect to the pr the 'Programmer' button on the	ogrammer used last time, press toolbar.	
Note that the JTAGICE cannot b as it is connected in a debugg	e used for programming as long jing session. In that case,	
Disconnected Mode	脱机模式	

Port 口为硬件连接端口,如果使用本站的下载器,usb 设备会默认模拟到 com3,如果你不 清楚,选择 Auto 即可。 如果你没有连接 STK500、JTAG、mkII 等设备,可以使用 Disconnected Mode (脱机模式)进入查看操作界面。

如果你已经按下图连接好,就能按 Connect 进行连接了:



连接成功后,进入如下的界面:

编程	/下载模式 编程界面 擦除芯片
	AVRISP
烧录 FLASH	Program Fuses LockBits Advanced Board Auto Device ATmega16 Programming mode ① ISP ② Parallel/High Voltage : ② Verify Device After Program Flash ③ Use Current Simulator/Emulator FLASH Me
烧录	Input HEX FilD:\avr_test\main.hex
EEPROM	Program Verify Read 编程/下载 校验 读取 © Use Current Simulator/Emulator EEPROM Men ● Input HEX Fil
	Program Verify Read Setting mode and device parameters OK! Entering programming mode OK! Reading fuses OxCO, 0x00 Leaving programming mode OK!

高级选项
AVRISP
Program Fuses LockBits Advanced Board Auto Signature Bytes Board Auto Dx1E 0x94 0x03 Read Signature matches selected device Image: Selected device Image: Selected device Oscillator Calibration byte Image: Selected device Image: Selected device Oscillator Calibration byte Image: Selected device Image: Selected device Value Write Image: Selected device Image: Selected device Image: Selected device Value Write Image: Selected device Image: Selected device Image: Selected device Value Write Image: Selected device Image: Selected device Image: Selected device Value Write Image: Selected device Image: Selected device Image: Selected device Value Write Image: Selected device Image: Selected device Image: Selected device Value Write Image: Selected device Image: Selected device Image: Selected device Value Write Image: Selected device Image: Selected device Image: Selected device </td
Communication Settings Baud 115200 I Baud rate changes are active immediately. 通信设置
Entering programming mode OK! Reading osc. cal. byte Ox9B OK! Leaving programming mode OK!

熔丝位 AVRISP Program Fuses LockBits Advanced Board Auto ☑ On-Chip Debug Enabled; [OCDEN=0] ٠ ☑ JTAG Interface Enabled; [JTAGEN=0] 🎩 Serial program downloading (SPI) enabled; [SPIEN=0] ☑ Preserve EEPROM memory through the Chip Erase cycle; [EE] 🗖 Boot Flash section size=128 words Boot start address=\$1F 🗖 Boot Flash section size=256 words Boot start address=\$1F 🔽 Boot Flas s=\$1E 熔丝位的详细说明, 🗌 Boot Flas ss=\$1 请参考新手入门上的相关内容[800] Boot Rese CKOPT fus 🗹 Brown-out detection level at VLL-4.0 V; [DUDLEVEL-0] Brown-out detection level at VCC=2.7 V; [BODLEVEL=1] ✓ Brown-out detection enabled; [BODEN=0] Ext. Clock; Start-up time: 6 CK + 0 ms; [CKSEL=0000 SUT= P. CI.L. CI.III II. CV I / --- ICVENT-0000 CIM-Þ 自动校对 🔽 Auto Verij Verify Read Program 🔽 Smart Warnings 智能报警 . Entering programming mode.. OK! Reading fuses .. 0x03, 0x00 .. 0K! Leaving programming mode.. 0K! Ŧ

存储器锁定位

AVRISP	
Program Fuses LockBits Advanced Board Auto	
🗖 Mode 1: No memory lock features enabled	
🔲 Mode 2: Further programming disabled	
 Mode 1: No memory lock features enabled Mode 2: Further programming disabled Mode 3: Further programming and verification disabled Application Protection Mode 1: No lock on SPM and LPM in Application Protection Mode 2: SPM prohibited in Applicatio Application Protection Mode 3: LPM and SPM prohibited in Applicatic Application Protection Mode 4: LPM prohibited in Applicatic Boot Loader Protection Mode 1: No lock on SPM and LPM in Bc Boot Loader Protection Mode 2: SPM prohibited in Boot Loade Ø Boot Loader Protection Mode 2: SPM prohibited in Boot Loade Ø Boot Loader Protection Mode 3: LPM and SPM prohibited in Bc Boot Loader Protection Mode 4: LPM prohibited in Boot Loade Ø Boot Loader Protection Mode 4: LPM prohibited in Boot Loade 	
Application Protection Mode 1: No lock on SPM and LPM in Ap	
Application Frotection Mode 2: SFM prohibited in Applicatic	
Application Protection Mode 3: LFM and SFM prohibited in Applicatic	
Boot Loader Protection Mode 1: No lock on SPM and LPM in Bc	
🗖 Boot Loader Protection Mode 2: SPM prohibited in Boot Loade	
🔽 Boot Loader Protection Mode 3: LPM and SPM prohibited in Bc	
🗖 Boot Loader Protection Mode 4: LPM prohibited in Boot Loade	
计细说明 谊参考本义下面的表格	
Auto Verif Program Verify Read	
Smart Warning:	
Entering programming mode OK!	
Reading lockbits 0x00 0K! Leaving programming mode0K!	
The arrive by obtaining model. ON:	
,	

存储器锁	定位(2)		保护类型
lb 模式	1b2	lb1	
1	1	1	没有使能存储器保护特性
2	1	0	在并行和 spi/jtag 串行编程模式中 flash 和 eeprom 的进一步编程
			被禁止, 熔丝位被锁定。(1)
3	0	0	在并行和 spi/jtag 串行编程模式中 flash 和 eeprom 的进一步编程
			及验证被禁止,锁定位和熔丝位被锁定(1)
blb0 模	blbo2	blb01	
式			
1	1	1	spm 和 lpm 对应用区的访问没有限制
2	1	0	不允许 spm 对应用区进行写操作
3	0	0	不允许 spm 指令对应用区进行写操作,也不允许运行于 boot
			loader 区的 lpm 指令从应用区读取数据。若中断向量 位于 boot
			loader 区,那么执行应用区代码时中断是禁止的。
4	0	1	不允许运行于 boot loader 区的 lpm 指令从应用区读取数据。若
			中断向量位于 boot loader 区,那么执行应用区代码时中断是禁
			止的。
blb1 模	blb12	blb11	
式			

1	1	1	允许 spm/lpm 指令访问 boot loader 区
2	1	0	不允许 spm 指令对 boot loader 区进行写操作
3	0	0	不允许 spm 指令对 boot loader 区进行写操作,也不允许运行于
			应用区的 lpm 指令从 boot loader 区读取数据。若中断向量位于
			应用区,那么执行 boot loader 区代码时中断是禁止的。
4	0	1	不允许运行于应用区的 lpm 指令从 boot loader 区读取数据。若
			中断向量位于应用区,那么执行 boot loader 区代码时中断是禁
			止的。

notes: 1. 在编程锁定位前先编程熔丝位。2. "1" 表示未被编程, "0" 表示被编程

		1 1				-1.
RISP						
Program Fus	es 🛛 LockBi	ts Advar	iced Boar	d Au	to	
∟						-
VTarget 5.0	- [- 6.0	ARef: 5.0		6.0		
		电压	_] _	0.0	<u>R</u> ead Voltages <u>Y</u> rite Voltages	
_Oscillator	and ISP C	lock T	载器晶	振与]	[SP频率	
STK500 Os	2; 3.686 MH	Atta	inab13.68	6 MHz	Read	
ISP	230.4 kH	z 🔻 Atta	inab]230.	4 kHz	Write	
Note: The	ISP freque	ncy must	be less t	han 1/4	4 of the	
-Revision-	版本号					
Hw: 0x0f,	Sw. major	: 0x02, S	w. minor:	0x0	Upgrade	
etting revis K	ions HW:	OxOf, SW	Major: Oz	:02, SW	Minor: 0x01	4



二: 使用 JTAG 仿真器下载

下载方法与使用 STK500 的几乎完全一样。在上面的介绍中,设备不选 STK500,改成选 JTAG ICE 就能进入。 支持的芯片: 仅支持带 JTAG 接口的芯片。按官方文档的描述,支持的芯 片 清 单 为: ATmega128, ATmega64, ATmega32,ATmega16, ATmega162, ATmega165, ATmega169, ATmega323 可见 JTAG 下载很有局限。另外由于通信协议的不同,感觉 JTAG 下载的速度,尤其是瞬时反应速度,没有 STK500 快。(但如果大量的数据传输,速度感觉 差不多)。

三、相关资源

AVR 基本硬件线路与分析 <u>http://www.avrvi.com/start/guide_avr_hardware_design.html</u> JTAG:

什么是 JTAG? JTAG(Joint Test Action Group 联合测试行动小组)是一种国际标准测试协议 (IEEE 1149.1 兼容),主要用于芯片内部测试。现在多数的高级器件(包括 AVR)都支持 JTAG 协议,如 DSP、FPGA 器件等。标准的 JTAG 接口是 4 线: TMS、TCK、TDI、TDO, 分别为模式选择、时钟、数据输入和数据输出线。

JTAG 最初是用来对芯片进行测试的, JTAG 的基本原理是在器件内部定义一个 TAP (Test Access Port;测试访问口)通过专用的 JTAG 测试工具对进行内部节点进行测试。JTAG 测试 允许多个器件通过 JTAG 接口串联在一起,形成一个 JTAG 链,能实现对各个器件分别测试。现在, JTAG 接口还常用于实现 ISP (In-System Programmable: 在线编程),对 FLASH 等器

件进行编程。

JTAG 编程方式是在线编程,传统生产流程中先对芯片进行预编程现再装到板上因此而改变,简化的流程为先固定器件到电路板上,再用 JTAG 编程,从而大大加快工程进度。JTAG 接口可对 PSD 芯片内部的所有部件进行编程

具有 JTAG 口的芯片都有如下 JTAG 引脚定义:

TCK——测试时钟输入;

TDI——测试数据输入,数据通过 TDI 输入 JTAG 口;

TDO——测试数据输出,数据通过 TDO 从 JTAG 口输出;

TMS——测试模式选择,TMS 用来设置 JTAG 口处于某种特定的测试模式。

可选引脚 TRST——测试复位, 输入引脚, 低电平有效。

含有 JTAG 口的芯片种类较多,如 CPU、DSP、CPLD 等。

JTAG 内部有一个状态机,称为 TAP 控制器。TAP 控制器的状态机通过 TCK 和 TMS 进行状态的改变,实现数据和指令的输入。

通常所说的 JTAG 大致分两类,一类用于测试芯片的电气特性,检测芯片是否有问题;一类用于 Debug;一般支持 JTAG 的 CPU 内都包含了这两个模块。

一个含有 JTAG Debug 接口模块的 CPU,只要时钟正常,就可以通过 JTAG 接口访问 CPU 的内部寄存器和挂在 CPU 总线上的设备,如 FLASH,RAM,SOC(比如 4510B,44Box,AT91M 系列)內置模块的寄存器,像 UART,Timers,GPIO 等等的寄存器。

AVR jtag 在线仿真调试快速入门:

http://www.avrvi.com/start/guide_avr_studio_debug_quick_start.html

通过 JTAG 可以查看及调试 AVR 单片机的 GPIO, Timters, UART, TWI, Bootloader, WatechDog, SPI, JTAG, AD, EXTERNAL_INTERUPT, EEPROM 等。如下图:



ISP:

什么是 ISP? ISP 又叫在线编程(In-System Programmable),用于下载程序,调试程序。 ISP(In-System Programming)在系统可编程,指电路板上的空白器件可以编程写入最终用 户代码,而不需要从电路板上取下器件,已经编程的器件也可以用 ISP 方式擦除或再编程。 无论在单片机上,还是在 CPLD/FPGA 上都得到了广泛的应用, ISP 技术是未来发展方向! 回忆下传统的编程方式,举设计单片机系统为例,如果想要对单片机编程序,必须要把单片

机先从电路板上取下来,然后放入专用的编程器进行编程,最后再次放入电路板进行调试,可以看出,这样的开发步骤有以下缺点:

1) 频繁的拔插芯片,容易损坏芯片的引脚;

2) 如果频繁的调试程序, 换程序, 必须重复拔插, 大大降低了开发效率。

ISP 技术彻底地改变了传统的开发模式,它只要在电路板上留下个接口(如 ispdown 的十芯 插座),配合 ispdown 的下载电缆,就可以不用拔出芯片,在电路板上就可以对芯片进行编程,对比传统的开发系统,有以下优势:

1) 工程师在开发电子系统时彻底告别频繁拔插芯片的噩梦,避免损坏芯片的引脚;

2) ISP 可以加速产品的上市并降低研发成本。

3) ISP 技术帮助工程师缩短从设计、制造到现场调试、简化生产流程并采用经证实更有效的方式进行现场升级和维护,大大提高了工作效率。

4) 在试验新品或学生试验等经常需要用不同的程序调试芯片的场合中,在线编程技术尤为 重要。

而以上这些还只是 ISP 技术所能为你带来的一部分好处。

可用资源:

AVR与虚拟仪器: <u>http://www.avrvi.com</u> AVR与虚拟仪器论坛: <u>http://bbs.avrvu.com</u> AVR新手入门教程: <u>http://www.avrvi.com/index_new_start.html</u> AVR进阶教程: <u>http://www.avrvi.com/index_avr_examples.html</u>

联系我们:

AVR 与虚拟仪器 网址: <u>http://www.avrvi.com</u> 论坛: <u>http://bbs.avrvi.com</u> 电话(传真): 0531-80870158 网站管理: <u>webmaster@avrvi.com</u> 客服邮箱: <u>sales@avrvi.com</u> 技术支持: <u>support@avrvi.com</u> 客服 QQ : 286629322 496382419 617453598 技术讨论群: 3000119